

Docket No.: 57454-965

**PATENT**

**IN THE UNITED STATES PATENT AND TRADEMARK OFFICE**

|                        |   |   |
|------------------------|---|---|
| In re Application of   | : | Customer Number: 20277  |
|                        | : |   |
| Isao NOJIRI, et al.    | : | Confirmation Number:  |
|                        | : |   |
| Serial No.:            | : | Group Art Unit:   |
|                        | : |   |
| Filed: August 27, 2003 | : | Examiner:   |
|                        | : |   |
| For:                   |   | SEMICONDUCTOR DEVICE WITH PROTECTION CIRCUIT PROTECTING INTERNAL<br>CIRCUIT FROM STATIC ELECTRICITY |

**CLAIM OF PRIORITY AND  
TRANSMITTAL OF CERTIFIED PRIORITY DOCUMENT**

Mail Stop CPD  
Commissioner for Patents  
P.O. Box 1450  
Alexandria, VA 22313-1450

Sir:

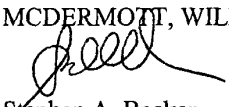
In accordance with the provisions of 35 U.S.C. 119, Applicants hereby claims the priority of:

**Japanese Patent Application No. JP2003-061735, filed on March 7, 2003.**

cited in the Declaration of the present application. A certified copy is submitted herewith.

Respectfully submitted,

MCDERMOTT, WILL & EMERY

  
Stephen A. Becker  
Registration No. 26,527

600 13<sup>th</sup> Street, N.W.  
Washington, DC 20005-3096  
(202) 756-8000 SAB:gav  
Facsimile: (202) 756-8087  
**Date: August 27, 2003**

日本国特許庁

JAPAN PATENT OFFICE

*McDermott, Will & Emery*

Isao NOTIRI, et al.

August 27, 2003

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出願年月日

Date of Application:

2003年 3月 7日

出願番号

Application Number:

特願2003-061735

[ST.10/C]:

[JP2003-061735]

出願人

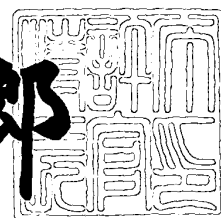
Applicant(s):

三菱電機株式会社

2003年 4月 4日

特許庁長官  
Commissioner,  
Japan Patent Office

太田信一郎



出証番号 出証特2003-3023535

【書類名】 特許願

【整理番号】 543660JP01

【提出日】 平成15年 3月 7日

【あて先】 特許庁長官殿

【国際特許分類】 G02F 1/136

G09F 9/30

【発明者】

【住所又は居所】 東京都千代田区丸の内二丁目2番3号 三菱電機株式会  
社内

【氏名】 野尻 勲

【発明者】

【住所又は居所】 東京都千代田区丸の内二丁目2番3号 三菱電機株式会  
社内

【氏名】 村井 博之

【特許出願人】

【識別番号】 000006013

【氏名又は名称】 三菱電機株式会社

【代理人】

【識別番号】 100064746

【弁理士】

【氏名又は名称】 深見 久郎

【選任した代理人】

【識別番号】 100085132

【弁理士】

【氏名又は名称】 森田 俊雄

【選任した代理人】

【識別番号】 100083703

【弁理士】

【氏名又は名称】 仲村 義平

【選任した代理人】

【識別番号】 100096781

【弁理士】

【氏名又は名称】 堀井 豊

【選任した代理人】

【識別番号】 100098316

【弁理士】

【氏名又は名称】 野田 久登

【選任した代理人】

【識別番号】 100109162

【弁理士】

【氏名又は名称】 酒井 將行

【手数料の表示】

【予納台帳番号】 008693

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 半導体装置

【特許請求の範囲】

【請求項 1】 半導体装置であって、

前記半導体装置の検査時および通常動作時に第 1 の正電圧を外部から受ける第 1 の入力端子、

前記第 1 の入力端子に接続され、所定の動作を行なう内部回路、および

前記第 1 の入力端子に発生した静電気から前記内部回路を保護する第 1 の保護回路を備え、

前記第 1 の保護回路は、

前記第 1 の入力端子と基準電位のラインとの間に直列接続され、前記第 1 の入力端子の電圧が前記第 1 の正電圧よりも高い第 2 の正電圧を超えたことに応じて導通する複数の第 1 のダイオード素子、および

前記基準電位のラインと前記第 1 の入力端子との間に接続された第 2 のダイオード素子を含む、半導体装置。

【請求項 2】 さらに、前記内部回路に接続され、前記半導体装置の検査時および通常動作時に第 1 の負電圧を外部から受ける第 2 の入力端子、および

前記第 2 の入力端子に発生した静電気から前記内部回路を保護する第 2 の保護回路を備え、

前記第 2 の保護回路は、

前記基準電位のラインと前記第 2 の入力端子との間に直列接続され、前記第 2 の入力端子の電圧が前記第 1 の負電圧よりも低い第 2 の負電圧を超えたことに応じて導通する複数の第 3 のダイオード素子、および

前記第 2 の入力端子と前記基準電位のラインとの間に接続された第 4 のダイオード素子を含む、請求項 1 に記載の半導体装置。

【請求項 3】 さらに、前記内部回路に接続され、前記半導体装置の検査時および通常動作時に第 3 の正電圧以下で第 3 の負電圧以上の電圧を外部から受ける第 3 の入力端子、および

前記第 3 の入力端子に発生した静電気から前記内部回路を保護する第 3 の保護

回路を備え、

前記第3の保護回路は、

前記第3の入力端子と前記基準電位のラインとの間に直列接続され、前記第1の入力端子の電圧が前記第3の正電圧よりも高い第4の正電圧を超えたことに応じて導通する複数の第5のダイオード素子、および

前記基準電位のラインと前記第3の入力端子との間に直列接続され、前記第3の入力端子の電圧が前記第3の負電圧よりも低い第4の負電圧を超えたことに応じて導通する複数の第6のダイオード素子を含む、請求項1または請求項2に記載の半導体装置。

【請求項4】 半導体装置であって、

前記半導体装置の検査時および通常動作時に第1の負電圧を外部から受ける入力端子、

前記入力端子に接続され、所定の動作を行なう内部回路、および

前記入力端子に発生した静電気から前記内部回路を保護する保護回路を備え、

前記保護回路は、

基準電位のラインと前記入力端子との間に直列接続され、前記入力端子の電圧が前記第1の負電圧よりも低い第2の負電圧を超えたことに応じて導通する複数の第1のダイオード素子、および

前記入力端子と前記基準電位のラインとの間に接続された第2のダイオード素子を含む、半導体装置。

【請求項5】 半導体装置であって、

前記半導体装置の検査時および通常動作時に第1の正電圧以下で第1の負電圧以上の電圧を外部から受ける入力端子、

前記入力端子に接続され、所定の動作を行なう内部回路、および

前記入力端子に発生した静電気から前記内部回路を保護する保護回路を備え、

前記保護回路は、

前記入力端子と基準電位のラインとの間に直列接続され、前記入力端子の電圧が前記第1の正電圧よりも高い第2の正電圧を超えたことに応じて導通する複数の第1のダイオード素子、および

前記基準電位のラインと前記入力端子との間に直列接続され、前記入力端子の電圧が前記第 1 の負電圧よりも低い第 2 の負電圧を超えたことに応じて導通する複数の第 2 のダイオード素子を含む、半導体装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

この発明は半導体装置に関し、特に、入力端子に発生した静電気から内部回路を保護する保護回路を備えた半導体装置に関する。

【0002】

【従来の技術】

従来、アクティブマトリックス型液晶パネルの T F T（薄膜トランジスタ）はアモルファスシリコンで形成されていたが、近年、T F T をポリシリコンで形成することが検討されている。従来は、走査線駆動回路、データ線駆動回路などは、結晶シリコンで形成された L S I で構成され、アモルファスシリコンで形成された液晶パネルとは別個に設けられていた。しかし、ポリシリコンの移動度はアモルファスシリコンの移動度よりも 1 0 0 倍程度大きいので、液晶パネル、走査線駆動回路、データ線駆動回路などをポリシリコンで形成し、1 つの L C D (liquid crystal display) モジュールにすることができる。

【0003】

しかし、ポリシリコン T F T はしきい値電圧、移動度などの T F T 特性のばらつきが大きいので、L C D モジュールの消費電流のばらつきが大きくなる。このため、L C D モジュールの消費電流が規格値を満足しているか否かを精度よく検査することが極めて重要になる。

【0004】

また、従来のアレイ検査では、各液晶セルに対応して設けられたキャパシタを充電した後に放電電流を検出し、検出結果に基づいてアレイが正常か否かを検査している。しかし、このアレイ検査を行なう前に、L C D モジュールの消費電流の検査を行ない、この検査で不良となれば従来のアレイ検査を行なわないこととすれば、検査時間を大幅に短縮することができる。この意味でも、L C D モジュ

ールの消費電流を精度よく検出することが重要になる。

【0005】

さらに、ポリシリコンTFTのゲート酸化膜はアモルファスシリコンTFTのゲート酸化膜よりも薄いので、静電気によるゲート酸化膜の破壊が起こりやすくなる。アレイ製造工程における静電気によるTFTの破壊を防止する方法としては、端子間を短絡する方法がある。

【0006】

また、静電気によるTFTの破壊を防止するとともに、アレイ検査において端子に電圧を印加することを可能とする方法としては、各端子と導体パターン間に抵抗素子を接続する方法、および各端子と導体パターンの間に2つのダイオードを互いに逆向きにして並列接続する方法がある（たとえば特許文献1参照）。

【0007】

【特許文献1】

特開平11-119257号公報

【0008】

【発明が解決しようとする課題】

しかし、LCDモジュールの消費電流を精度よく測定するためには、抵抗素子またはダイオードの抵抗値を大きくする必要がある一方、抵抗素子またはダイオードの抵抗値を大きくすると静電気を流出させにくくなり、LCDモジュールの静電気に対する耐性が低くなってしまう。

【0009】

それゆえに、この発明の主たる目的は、消費電流を精度よく測定することができ、かつ静電気に対する耐性が強い半導体装置を提供することである。

【0010】

【課題を解決するための手段】

この発明に係る半導体装置は、半導体装置の検査時および通常動作時に第1の正電圧を外部から受ける第1の入力端子と、第1の入力端子に接続され、所定の動作を行なう内部回路と、第1の入力端子に発生した静電気から内部回路を保護する第1の保護回路とを備えたものである。ここで、第1の保護回路は、第1の



入力端子と基準電位のラインとの間に直列接続され、第1の入力端子の電圧が第1の正電圧よりも高い第2の正電圧を超えたことに応じて導通する複数の第1のダイオード素子と、基準電位のラインと第1の入力端子との間に接続された第2のダイオード素子とを含む。

#### 【0011】

また、この発明に係る他の半導体装置は、半導体装置の検査時および通常動作時に第1の負電圧を外部から受ける入力端子と、入力端子に接続され、所定の動作を行なう内部回路と、入力端子に発生した静電気から内部回路を保護する保護回路とを備えたものである。ここで、保護回路は、基準電位のラインと入力端子との間に直列接続され、入力端子の電圧が第1の負電圧よりも低い第2の負電圧を超えたことに応じて導通する複数の第1のダイオード素子と、入力端子と基準電位のラインとの間に接続された第2のダイオード素子とを含む。

#### 【0012】

また、この発明に係るさらに他の半導体装置は、半導体装置の検査時および通常動作時に第1の正電圧以下で第1の負電圧以上の電圧を外部から受ける入力端子と、入力端子に接続され、所定の動作を行なう内部回路と、入力端子に発生した静電気から内部回路を保護する保護回路とを備えたものである。ここで、保護回路は、入力端子と基準電位のラインとの間に直列接続され、入力端子の電圧が第1の正電圧よりも高い第2の正電圧を超えたことに応じて導通する複数の第1のダイオード素子と、基準電位のラインと入力端子との間に直列接続され、入力端子の電圧が第1の負電圧よりも低い第2の負電圧を超えたことに応じて導通する複数の第2のダイオード素子とを含む。

#### 【0013】

##### 【発明の実施の形態】

図1は、この発明の一実施の形態によるカラー液晶表示装置の構成を示すブロック図である。図1において、このカラー液晶表示装置は、画素アレイ部1、垂直走査回路7および水平走査回路8を備え、たとえば携帯電話機に設けられる。

#### 【0014】

画素アレイ部1は、複数行複数列に配置された複数の液晶セル2と、それぞれ

複数行に対応して設けられた複数の走査線 4 と、それぞれ複数行に対応して設けられた複数の共通電位線 5 と、それぞれ複数列に対応して設けられた複数のデータ線 6 とを含む。複数の共通電位線 5 は、互いに接続されている。

## 【0015】

液晶セル 2 は、各行において 3 つずつ予めグループ化されている。各グループの 3 つの液晶セル 2 には、それぞれ R, G, B のカラーフィルタが設けられている。各グループの 3 つの液晶セル 2 は、1 つの画素 3 を構成している。

## 【0016】

各液晶セル 2 には、図 2 に示すように、液晶駆動回路 10 が設けられている。液晶駆動回路 10 は、N 型 TFT 11 およびキャパシタ 12 を含む。N 型 TFT 11 は、データ線 6 と液晶セル 2 の一方電極 2a との間に接続され、そのゲートは走査線 4 に接続される。キャパシタ 12 は、液晶セル 2 の一方電極 2a と共通電位線 5 との間に接続される。共通電位線 5 には、共通電位 VCOM が与えられる。液晶セル 2 の他方電極は、対向電極に接続される。対向電極には、一般には共通電位 VCOM と同電位が与えられる。

## 【0017】

図 1 に戻って、垂直走査回路 7 は、画像信号に従って、複数の走査線 4 を所定時間ずつ順次選択し、選択した走査線 4 を選択レベルの「H」レベルにする。走査線 4 が選択レベルの「H」レベルにされると、図 2 の N 型 TFT 11 が導通し、その走査線 4 に対応する各液晶セル 2 の一方電極 2a とその液晶セル 2 に対応するデータ線 6 とが結合される。

## 【0018】

水平走査回路 8 は、画像信号に従って、垂直走査回路 7 によって 1 本の走査線 4 が選択されている間に、各データ線 6 に階調電位 VG を与えるとともに、共通電位線 5 に共通電位 VCOM を与える。液晶セル 2 の光透過率は、その電極間電圧に応じて変化する。

## 【0019】

垂直走査回路 7 および水平走査回路 8 によって画素アレイ部 1 の全液晶セル 2 が走査されると、画素アレイ部 1 に 1 つのカラー画像が表示される。

## 【0020】

図3は、図1および図2に示したカラー液晶表示装置の検査方法を説明するための回路ブロック図である。図3において、この検査方法では、ガラス基板（図示せず）表面に、カラー液晶表示装置の組立部品であるLCDモジュール15と、複数の保護回路30～38と、基準電位線40とが形成される。

## 【0021】

LCDモジュール15は、四角形のモジュール領域内に形成されたTFTアレイ1a、走査線駆動回路16、データ線駆動回路17、第1正電源端子20、第1負電源端子21、第1スタート端子22、第1クロック端子23、第2スタート端子24、第2クロック端子25、複数のデータ端子26、第2の正電源端子27、および第2負電源端子28を備える。

## 【0022】

TFTアレイ1aは、ガラス基板上に形成された複数の走査線4、複数のデータ線6、複数のN型TFT11、複数のキャパシタ12、および液晶セル2の一方電極を含む。走査線4およびデータ線6の各交差部に、1組のN型TFT11、キャパシタ12および液晶セル2の一方電極が設けられる。液晶パネルは、TFTアレイ基板ともう1枚のガラス基板との間に液晶を充填したものである。もう1枚のガラス基板には、液晶セル2の一方電極に対向する対向電極と、カラーフィルタが設けられている。

## 【0023】

走査線駆動回路16は、垂直走査回路7の一部を構成しており、端子20、21を介して与えられる第1正電源電圧VP1および第1負電源電圧VN1によって駆動され、端子22、23を介して与えられる第1スタート信号ST1および第1クロック信号CLK1に同期して動作し、複数の走査線4を1本ずつ順次選択し、選択した走査線を選択レベルの「H」レベルにする。

## 【0024】

データ線駆動回路17は、水平走査回路8の一部を構成しており、端子27、28を介して与えられる第2正電源電圧VP2および第2負電源電圧VN2によって駆動され、端子24、25を介して与えられる第2スタート信号ST2およ

び第2クロック信号CLK2に同期して動作し、1本の走査線4が選択されている間に、複数のデータ端子26を介して与えられる複数の階調電位VGを選択された走査線4に対応する複数の液晶セル2に書込む。

#### 【0025】

端子20～25、27、28および複数のデータ端子26は、四角形のモジュール領域の一辺に沿って所定のピッチで配置される。端子20～28の各々は、検査時はプローブを介して検査装置に接続され、検査後はFPC (flexible printed circuit board) に接続される。

#### 【0026】

複数の保護回路30～38は、モジュール領域外に形成され、それぞれ端子20～28に対応して設けられる。保護回路30～38の各々は、対応の端子と基準電位線40との間に接続され、対応の端子に発生した静電気を基準電位線40流出させてLCDモジュール15を保護する。基準電位線40は基準電位用端子(たとえば接地電位GND端子)に接続され、基準電位線40には基準電位VR(たとえば接地電位GND)が与えられる。

#### 【0027】

図4(a)は、保護回路30の構成を示す回路図である。図4(a)において、保護回路30は、ノードN41とN42の間に直列接続された4つのダイオード41と、ノードN42とN41の間に接続されたダイオード42とを含む。ノードN41は第1正電源端子20に接続され、ノードN42は基準電位線40に接続される。

#### 【0028】

ダイオード41、42は、図4(b)に示すように、N型TFT43、44で構成してもよいし、図4(c)に示すように、P型TFT45、46で構成してもよい。ゲートとドレインが接続されたTFTは、ダイオードを構成する。ダイオード41、42の各々のしきい値電圧 $V_{th}$ は3Vに設定されている。

#### 【0029】

アレイ検査における電流チェック時は、第1電源電圧VP1すなわち10Vが第1正電源端子20に印加される。このとき、ダイオード41、42は非導通状

態に維持されるので、第1正電源端子20からLCDモジュール15に流れる電流を精度よく測定することができる。端子20の正の静電気が発生して端子20の電圧が12V以上になった場合は、4つのダイオード41が導通し、正の静電気は基準電位線40に流出される。また、端子20に負の静電気が発生して端子20の電圧が3V以下になった場合は、ダイオード42が導通し、負の静電気が基準電位線40からの電流によって消去される。したがって、静電気によってLCDモジュール15が破壊されるのを防止することができる。保護回路32~35, 37も、保護回路30と同じ構成である。電流チェック時には、端子32~35, 37の各々に10Vまたは0Vが印加される。

#### 【0030】

図5(a)は、保護回路31の構成を示す回路図である。図5(a)において、保護回路31は、ノードN51とN52の間に接続されたダイオード51と、ノードN52とN51の間に直列接続された2つのダイオード52とを含む。ノードN51は第1負電源端子21に接続され、ノードN52は基準電位線40に接続される。

#### 【0031】

ダイオード51, 52は、図5(b)に示すように、N型TFT53, 54で構成してもよいし、図5(c)に示すように、P型TFT55, 56で構成してもよい。ゲートとドレインが接続されたTFTは、ダイオードを構成する。ダイオード51, 52の各々のしきい値電圧 $V_{th}$ は3Vに設定されている。

#### 【0032】

アレイ検査における電流チェック時は、第1負電源電圧 $V_{N1}$ すなわち-5Vが第1負電源端子21に印加される。このとき、ダイオード51, 52は非導通状態に維持されるので、第1負電源端子21からLCDモジュール15に流れる電流を精度よく測定することができる。端子21に負の静電気が発生して端子21の電圧が-5V以下になった場合は、2つのダイオード52が導通し、負の静電気が基準電位線40からの電流によって消去される。また、端子21に正の静電気が発生して端子21の電圧が3V以上になった場合は、ダイオード51が導通し、正の静電気は基準電位線40に流出される。したがって、静電気によって

LCDモジュール15が破壊されるのを防止することができる。保護回路38も保護回路31と同じ構成である。電流チェック時には、端子28にも-5Vが印加される。

#### 【0033】

図6(a)は、保護回路36の構成を示す回路図である。図6(a)において、保護回路36は、ノードN61とN62の間に直列接続された4つのダイオード61と、ノードN62とN61の間に接続された2つのダイオード62とを含む。ノードN61はデータ端子26に接続され、ノードN62は基準電位線40に接続される。

#### 【0034】

ダイオード61、62は、図6(b)に示すように、N型TFT63、64で構成してもよいし、図6(c)に示すように、P型TFT65、66で構成してもよい。ゲートとドレインが接続されたTFTは、ダイオードを構成する。ダイオード61、62の各々のしきい値電圧 $V_{th}$ は3Vに設定されている。

#### 【0035】

アレイ検査における電流チェック時は、階調電位 $V_G$ の上限値である10Vと下限値である-5Vがデータ端子20に印加される。このとき、ダイオード61、62は非導通状態に維持されるので、データ端子26からLCDモジュール15に流れる電流を精度よく測定することができる。端子26に正の静電気が発生して端子26の電圧が12V以上になった場合は、4つのダイオード61が導通し、正の静電気が基準電位線40に流出される。また、端子26に負の静電気が発生して端子26の電圧が6V以下になった場合は、2つのダイオード62が導通し、負の静電気は基準電位線40からの電流によって消去される。したがって、静電気によってLCDモジュール15が破壊されるのを防止することができる。

#### 【0036】

図3に戻って、検査の終了後は、LCDモジュール15はガラス基板から切出される。このとき、端子20~28と保護回路30~38とが切離される。この後、TFTアレイ1aの表面に液晶を介してもう1枚のガラス基板が搭載されて

画素アレイ部 1 が構成される。また、端子 20～28 が FPC に接続されてカラー液晶表示装置が完成する。

#### 【0037】

図 7 は、この実施の形態の変更例を示す回路ブロック図である。図 7 を参照して、この変更例では、ガラス基板表面のモジュール領域外に、さらにテスト回路 70、第 2 スタート端子 71、第 2 クロック端子 72、複数のデータ端子 73、第 2 電源端子 74、第 2 負電源端子 75、複数の保護回路 81～85、および基準電位線 90 が形成される。

#### 【0038】

テスト回路 70 は、アレイ検査時において、端子 74、75 を介して与えられる第 2 正電源電圧  $V_{P2}$  および第 2 負電源電圧  $V_{N2}$  によって駆動され、端子 71、72 を介して与えられる第 2 スタート信号  $ST2$  および第 2 クロック信号  $CLK2$  に同期して動作し、複数のデータ端子 73 を介して与えられる階調電位  $V_G$  を選択された走査線 4 に対応する複数のキャパシタ 12 に与えて各キャパシタ 12 を充電する。そしてテスト回路 70 は、キャパシタ 12 の放電電流を検出し、その検出結果に基づいて各キャパシタ 12 が正常か否かを判定する。

#### 【0039】

複数の保護回路 81～85 は、それぞれ端子 71～75 に対応して設けられる。保護回路 81～85 の各々は、対応の端子と基準電位線 90 との間に接続され、対応の端子に発生した静電気を基準電位線 90 に流出させてテスト回路 70 および LCD モジュール 15 を保護する。基準電位線 90 は基準電位用端子（たとえば接地電位  $GND$  端子）に接続され、基準電位線 90 には基準電位  $V_R$ （たとえば接地電位  $GND$ ）が与えられる。保護回路 81～85 は、それぞれ保護回路 34～38 と同じ構成である。したがって、テスト回路 70 の消費電流を精度よく検出することができる。

#### 【0040】

今回開示された実施の形態はすべての点で例示であって制限的なものではないと考えられるべきである。本発明の範囲は上記した説明ではなくて特許請求の範囲によって示され、特許請求の範囲と均等の意味および範囲内でのすべての変

更が含まれることが意図される。

【0041】

【発明の効果】

以上のように、この発明に係る半導体装置は、半導体装置の検査時および通常動作時に第1の正電圧を外部から受ける第1の入力端子と、第1の入力端子に接続され、所定の動作を行なう内部回路と、第1の入力端子に発生した静電気から内部回路を保護する第1の保護回路とが設けられ、第1の保護回路は、第1の入力端子と基準電位のラインとの間に直列接続され、第1の入力端子の電圧が第1の正電圧よりも高い第2の正電圧を超えたことに応じて導通する複数の第1のダイオード素子と、基準電位のラインと第1の入力端子との間に接続された第2のダイオード素子とを含む。したがって、検査時に第1の正電圧を第1の入力端子に印加した場合は、複数の第1のダイオード素子は導通しないので、半導体装置の消費電流を正確に測定することができる。また、第1の入力端子の電圧が第1の正電圧よりも高い第2の正電圧を超えた場合は、複数の第1のダイオード素子が導通するので、静電気から内部回路を確実に保護することができる。

【0042】

また、この発明に係る他の半導体装置では、半導体装置の検査時および通常動作時に第1の負電圧を外部から受ける入力端子と、入力端子に接続され、所定の動作を行なう内部回路と、入力端子に発生した静電気から内部回路を保護する保護回路とが設けられ、保護回路は、基準電位のラインと入力端子との間に直列接続され、入力端子の電圧が第1の負電圧よりも低い第2の負電圧を超えたことに応じて導通する複数の第1のダイオード素子と、入力端子と基準電位のラインとの間に接続された第2のダイオード素子とを含む。したがって、検査時に第1の負電圧を入力端子に印加した場合は、複数の第1のダイオード素子は導通しないので、半導体装置の消費電流を正確に測定することができる。また、入力端子の電圧が第1の負電圧より低い第2の負電圧を超えた場合は、複数の第1のダイオード素子が導通するので、静電気から内部回路を確実に保護することができる。

【0043】

また、この発明に係るさらに他の半導体装置は、半導体装置の検査時および通



常動作時に第 1 の正電圧以下で第 2 の負電圧以上の電圧を外部から受ける入力端子と、入力端子に接続され、所定の動作を行なう内部回路と、入力端子に発生した静電気から内部回路を保護する保護回路とが設けられ、保護回路は、入力端子と基準電位のラインとの間に直列接続され、入力端子の電圧が第 1 の正電圧よりも高い第 2 の正電圧を超えたことに応じて導通する複数の第 1 のダイオード素子と、基準電位のラインと入力端子との間に直列接続され、入力端子の電圧が第 1 の負電圧よりも低い第 2 の負電圧を超えたことに応じて導通する複数の第 2 のダイオード素子とを含む。したがって、検査時に第 1 の正電圧以下で第 1 の負電圧以上の電圧を入力端子に印加した場合は、複数の第 1 のダイオード素子および複数の第 2 のダイオード素子は導通しないので、半導体装置の消費電流を正確に測定することができる。また、入力端子の電圧が第 1 の正電圧よりも高い第 2 の正電圧を超えた場合および入力端子の電圧が第 1 の負電圧よりも低い第 2 の負電圧を超えた場合は、それぞれ複数の第 1 のダイオード素子および複数の第 2 のダイオード素子が導通するので、静電気から内部回路を確実に保護することができる。

#### 【図面の簡単な説明】

【図 1】 この発明の一実施の形態によるカラー液晶表示装置の全体構成を示すブロック図である。

【図 2】 図 1 に示した各液晶セルに対応して設けられる液晶駆動回路の構成を示す回路図である。

【図 3】 図 1 に示したカラー液晶表示装置の検査方法を説明するための回路ブロック図である。

【図 4】 図 3 に示した保護回路 3 0 の構成を示す回路図である。

【図 5】 図 3 に示した保護回路 3 1 の構成を示す回路図である。

【図 6】 図 3 に示した保護回路 3 6 の構成を示す回路図である。

【図 7】 この実施の形態の変更例を示す回路ブロック図である。

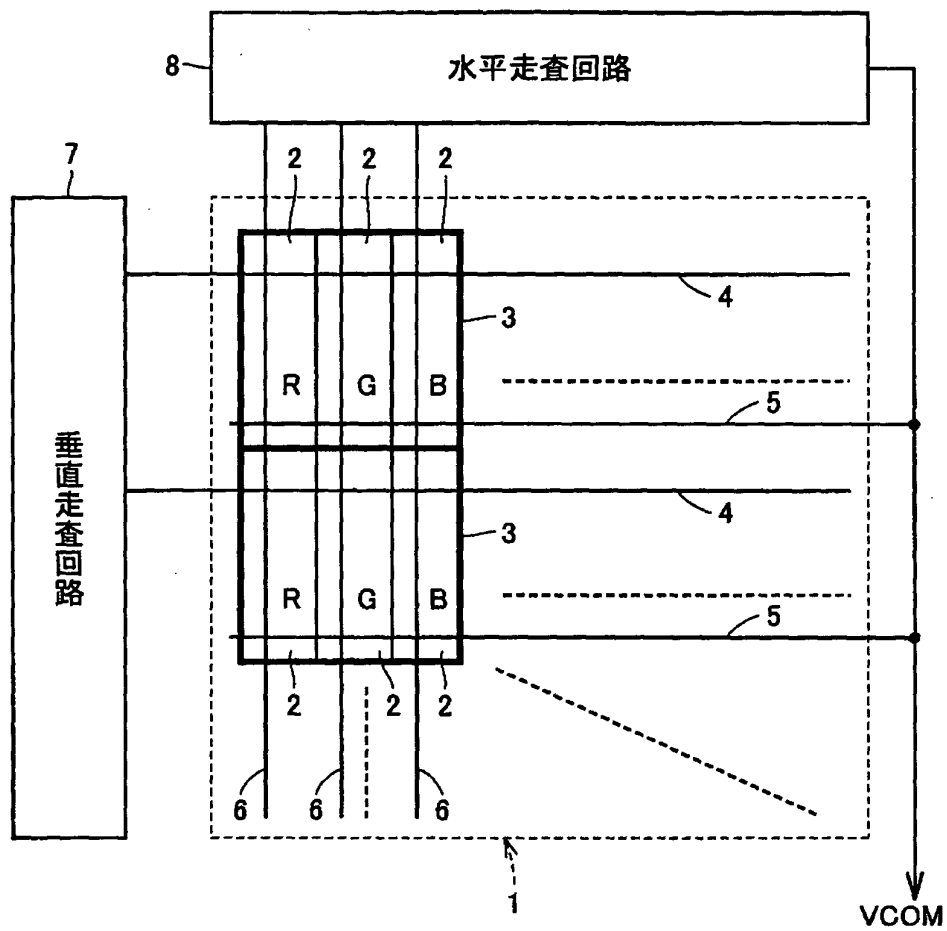
#### 【符号の説明】

1 画素アレイ部、1 a TFTアレイ、2 液晶セル、3 画素、4 走査線、5 共通電位線、6 データ線、7 垂直走査回路、8 水平走査回路、1

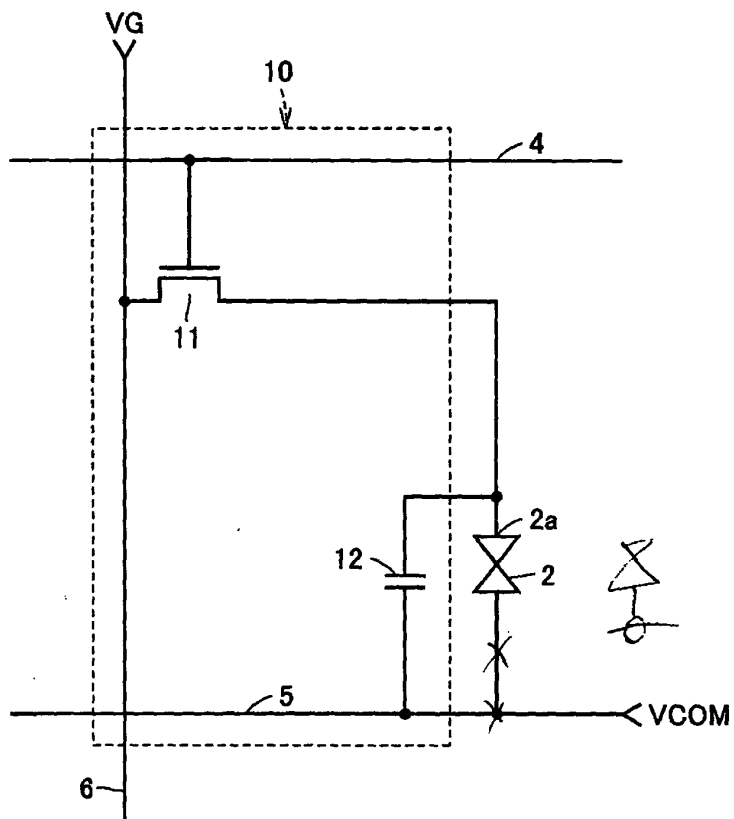
0 液晶駆動回路、11, 43, 44, 53, 54, 63, 64 N型TFT、  
12 キャパシタ、15 LCDモジュール、16 走査線駆動回路、17 デ  
ータ線駆動回路、20~28, 71~75 端子、30~38, 81~85 保  
護回路、40, 90 基準電位線、41, 42, 51, 52, 61, 62 ダイ  
オード、45, 46, 55, 56, 65, 66 P型TFT、70 テスト回路

【書類名】 図面

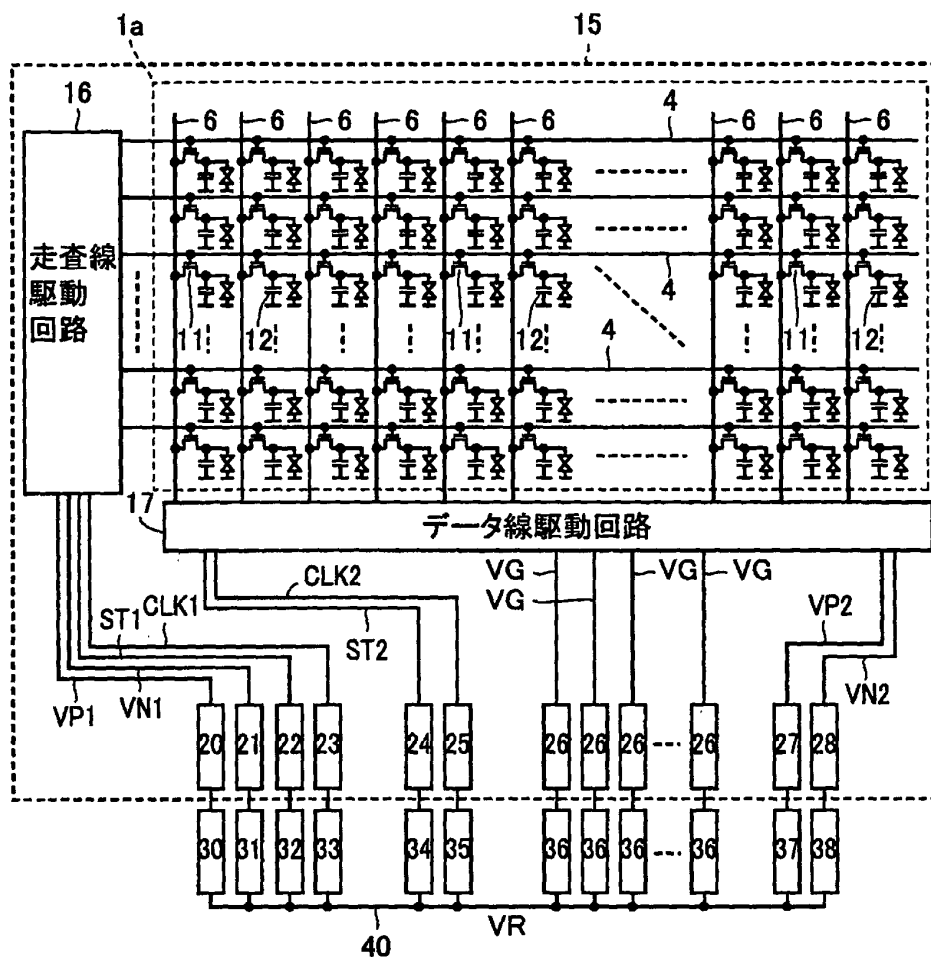
【図 1】



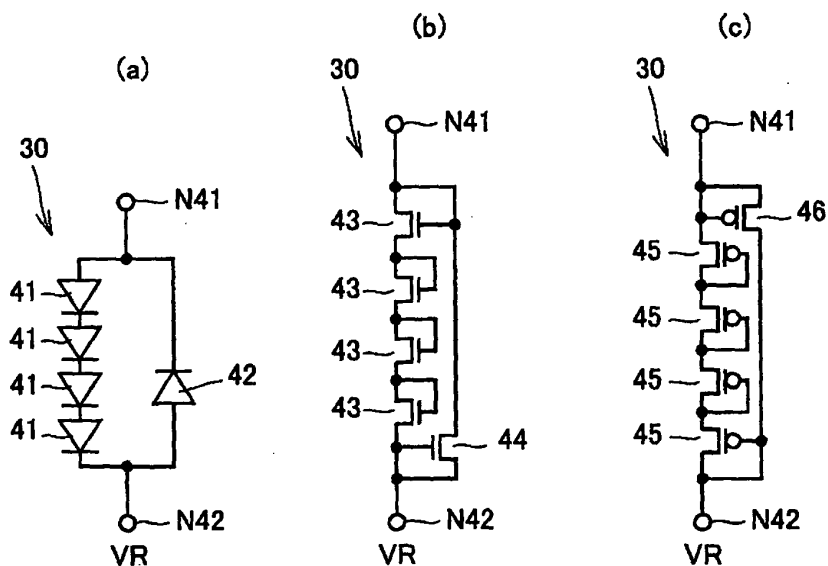
【図2】



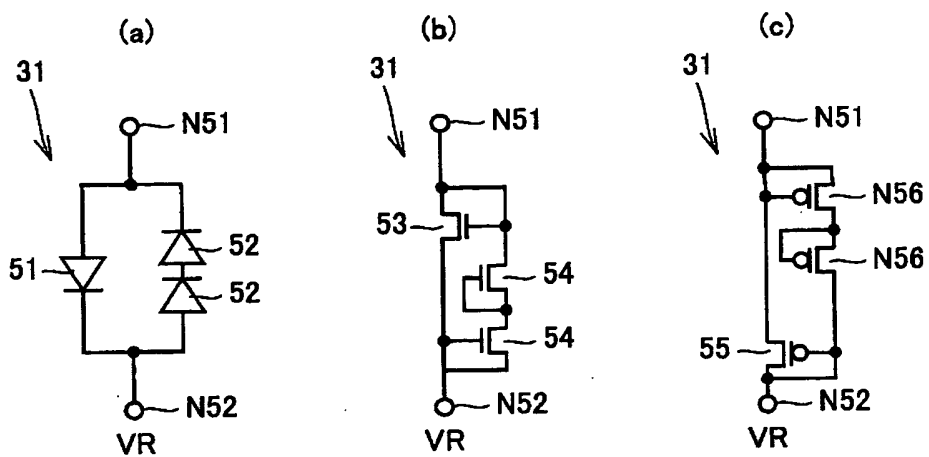
【図3】



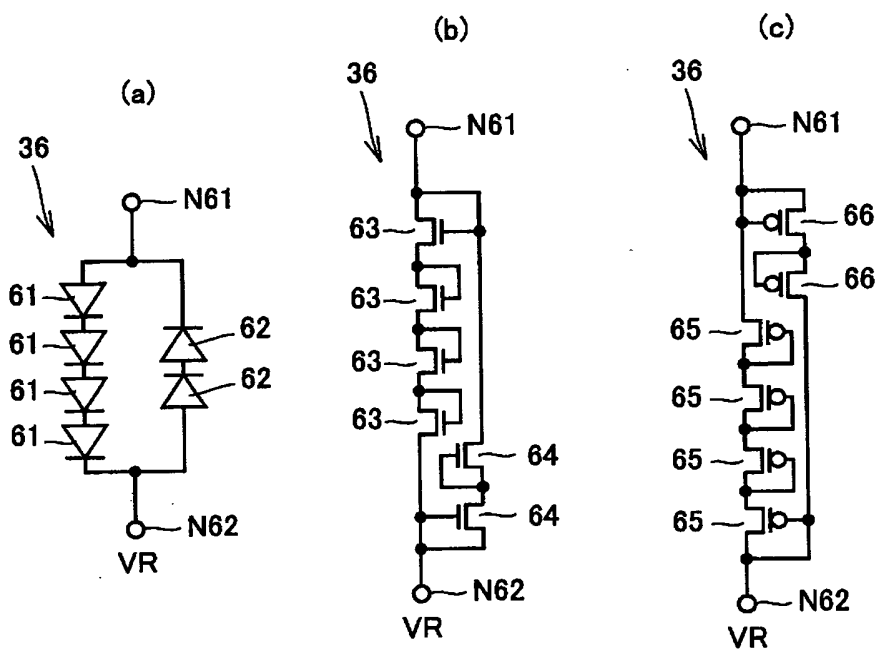
【図4】



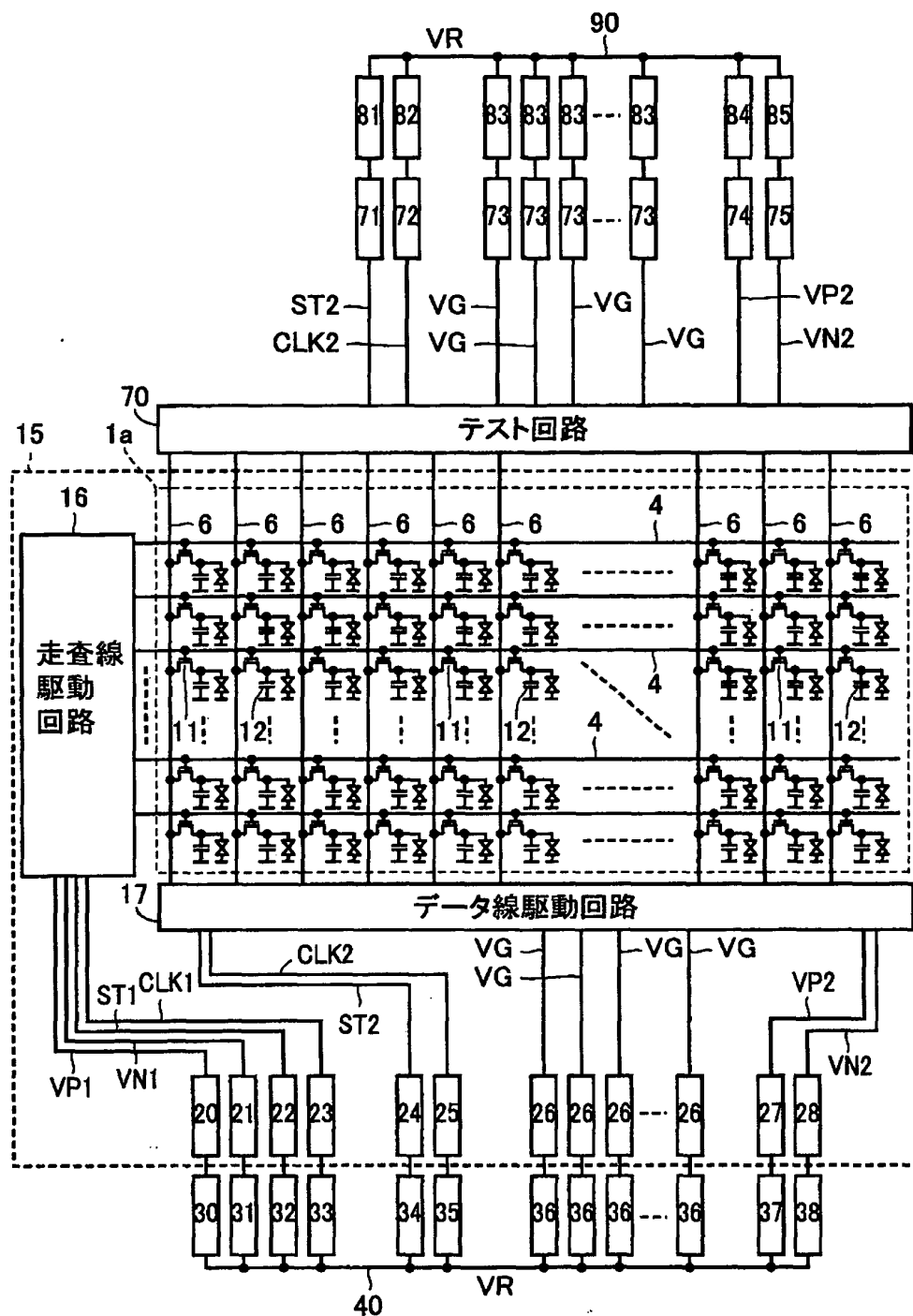
【図 5】



【図 6】



【图 7】



【書類名】 要約書

【要約】

【課題】 消費電流を精度よく測定することができ、かつ静電気に対する耐性が強い半導体装置を提供する。

【解決手段】 この保護回路 3 0 は、LCD モジュール 1 5 の製造工程において、第 1 正電源端子 2 0 に発生した静電気から LCD モジュール 1 5 を保護する回路であって、第 1 正電源端子 2 0 に接続される第 1 のノード N 4 1 と基準電位 V<sub>R</sub> を受ける第 2 のノード N 4 2 との間に直列接続された 4 つのダイオード 4 1 と、第 2 のノード N 4 2 と第 1 のノード N 4 1 の間に接続されたダイオード 4 2 とを含む。第 1 正電源端子 2 0 に第 1 正電源電圧（1 0 V）を印加した場合は、4 つのダイオード 4 1 は導通しないので、LCD モジュール 1 5 の消費電流を正確に測定することができる。

【選択図】 図 4



出 願 人 履 歴 情 報

識別番号 [000006013]

|          |                   |
|----------|-------------------|
| 1. 変更年月日 | 1990年 8月24日       |
| [変更理由]   | 新規登録              |
| 住 所      | 東京都千代田区丸の内2丁目2番3号 |
| 氏 名      | 三菱電機株式会社          |